

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5003955号
(P5003955)

(45) 発行日 平成24年8月22日(2012.8.22)

(24) 登録日 平成24年6月1日(2012.6.1)

(51) Int.Cl. F I
GO 1 R 31/28 (2006.01) GO 1 R 31/28 H

請求項の数 3 (全 7 頁)

<p>(21) 出願番号 特願2007-301089 (P2007-301089) (22) 出願日 平成19年11月21日(2007.11.21) (65) 公開番号 特開2009-128082 (P2009-128082A) (43) 公開日 平成21年6月11日(2009.6.11) 審査請求日 平成22年9月24日(2010.9.24)</p>	<p>(73) 特許権者 000006507 横河電機株式会社 東京都武蔵野市中町2丁目9番32号 (72) 発明者 永沼 英樹 東京都武蔵野市中町2丁目9番32号 横 河電機株式会社内 審査官 関根 洋之</p>
---	--

最終頁に続く

(54) 【発明の名称】 ICテスト

(57) 【特許請求の範囲】

【請求項1】

多階調電圧を出力する液晶駆動ドライバを試験するICテストにおいて、
 前記液晶駆動ドライバの複数ピンに電圧を与える電圧発生部と、
 前記液晶駆動ドライバの多階調電圧を出力するピンごとに設けられ、入力を抵抗分圧によるアッテネータにより減衰が行え、電圧を測定する電圧測定部と、
 階調電圧試験時に、前記電圧発生部をオフにし、前記電圧測定部が測定した電圧値により階調電圧試験を行い、ピン間抵抗試験時に、前記電圧発生部に電圧を与えさせ、前記電圧発生部が電圧を与えるピンの隣接ピンに対応する前記電圧測定部のアッテネータの抵抗による電圧を、前記電圧測定部に測定させ、この測定結果によりピン間抵抗試験の判定を行う制御部と
 を有することを特徴とするICテスト。

【請求項2】

電圧測定部は、ピン間抵抗試験時に、アッテネータの2つの分圧抵抗を1つの抵抗として、電流を電圧に変換し、電圧を測定することを特徴とする請求項1記載のICテスト。

【請求項3】

電圧測定部は、
 液晶駆動ドライバのピンに一端を電氣的に接続する第1のスイッチと、
 液晶駆動ドライバのピンに一端を電氣的に接続する第2のスイッチと、
 この第2のスイッチの他端に一端を接続する第1の抵抗と、

この第1の抵抗の他端に一端を接続し、他端を接地する第2の抵抗と、
前記第1のスイッチの他端に一端を接続する第3のスイッチと、
前記第1の抵抗の他端に一端を接続する第4のスイッチと、
前記第3、第4のスイッチの他端に一端を接続するA/D変換部と
を設けたことを特徴とする請求項1または2記載のICテスト。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、多階調電圧を出力する液晶駆動ドライバを試験するICテストに関し、電流測定部をピンごとに設けることなく、液晶駆動ドライバのピン間抵抗試験の短縮を図れるICテストに関するものである。

10

【背景技術】

【0002】

液晶駆動ドライバは、TCP (Tape Carrier Package) (TCPは総称で、COF (Chip On Film) も含まれる) で構成され、図3に示すように、TAB (Tape Automated Bonding) テープ11に、チップ12が搭載され、チップ12が複数のピン13に配線(図示せず)を介して接続される構成をとっている。このため、ピン13間のピッチが狭いため、ICテストにより、ピン13間の電流を測定し、ピン間の抵抗値の試験を行っている。ピン間抵抗値の試験は、下記特許文献1のように行えるが、液晶駆動ドライバのピンは、非常に多く、隣接ピンごとに電流測定部を設けると、ICテストが高価になってしまうので、図4に示すように試験を行っている。

20

【0003】

【特許文献1】特開平5-190637号公報

【0004】

図4において、液晶駆動ドライバ(以下DUTと略す)10は、図3に示されるようなTCPで構成され、複数ピンから多階調電圧を出力する。電圧発生部20は、ICテストに設けられ、DUT10の複数ピンに電圧を与える。マルチプレクサ30は、電圧発生部20に電圧が与えられるピンに隣接する複数ピンに接続し、切り替える。電流測定部40は、マルチプレクサ30が切り替えたピンの電流を測定する。制御部50は、電圧発生部20、マルチプレクサ30を制御し、電流測定部40の測定結果により、ピン間抵抗試験の判定を行う。ピン間抵抗Rは、DUT10のピン間の抵抗成分を示す。なお、ピン間抵抗以外の試験のための構成は省略している。

30

【0005】

このような装置のピン間抵抗試験動作を説明する。電圧発生部20が、制御部50の指示により、DUT10の所望の複数ピンに電圧出力する。これら所望ピンの隣接するDUT10のピンを、制御部50の指示により、マルチプレクサ30が切り替える。このマルチプレクサ30で切り替えられたピンの電流を電流測定部40が測定する。この測定結果(電流値)により、制御部50が、ピン間抵抗Rの抵抗値を求め、DUT10の良否の判定を行っている。

【発明の開示】

40

【発明が解決しようとする課題】

【0006】

近年、液晶ディスプレイの大型化、画素数の上昇により、液晶駆動ドライバが約700ピンと多ピン化し、ピン間ピッチが約30 μ mで、ピン間の隙間は約10 μ mと狭くなってきている。これにより、ピン間ショートが起きやすくなるため、従来、ピン間抵抗値が200M程度だったものが、750Mを越える判定値が要求されてきている。この結果、ピン間に流れる電流のセトリング時間が10~100nsから数十msになり、測定開始までの待ち時間が長くなってしまった。従って、セトリングを待って、マルチプレクサで切替を行い、試験を行っていたのでは、試験時間がかかってしまう。一方、電流測定部をピンごとに設けると、ICテストが高価になってしまうという問題点があった。

50

【 0 0 0 7 】

そこで、本発明の目的は、電流測定部をピンごとに設けることなく、液晶駆動ドライバのピン間抵抗試験の短縮を図れる IC テスタ を実現することにある。

【課題を解決するための手段】

【 0 0 0 8 】

このような課題を達成するために、本発明のうち請求項 1 記載の発明は、多階調電圧を出力する液晶駆動ドライバを試験する IC テスタにおいて、前記液晶駆動ドライバの複数ピンに電圧を与える電圧発生部と、前記液晶駆動ドライバの多階調電圧を出力するピンごとに設けられ、入力を抵抗分圧によるアッテネータにより減衰が行え、電圧を測定する電圧測定部と、

階調電圧試験時に、前記電圧発生部をオフにし、前記電圧測定部が測定した電圧値により階調電圧試験を行い、ピン間抵抗試験時に、前記電圧発生部に電圧を与えさせ、前記電圧発生部が電圧を与えるピンの隣接ピンに対応する前記電圧測定部のアッテネータの抵抗による電圧を、前記電圧測定部に測定させ、この測定結果によりピン間抵抗試験の判定を行う制御部と

10

を有することを特徴とするものである。

請求項 2 記載の発明は、請求項 1 記載の発明であって、

電圧測定部は、ピン間抵抗試験時に、アッテネータの 2 つの分圧抵抗を 1 つの抵抗として、電流を電圧に変換し、電圧を測定することを特徴とするものである。

請求項 3 記載の発明は、請求項 1 または 2 記載の発明であって、

20

電圧測定部は、

液晶駆動ドライバのピンに一端を電氣的に接続する第 1 のスイッチと、

液晶駆動ドライバのピンに一端を電氣的に接続する第 2 のスイッチと、

この第 2 のスイッチの他端に一端を接続する第 1 の抵抗と、

この第 1 の抵抗の他端に一端を接続し、他端を接地する第 2 の抵抗と、

前記第 1 のスイッチの他端に一端を接続する第 3 のスイッチと、

前記第 1 の抵抗の他端に一端を接続する第 4 のスイッチと、

前記第 3、第 4 のスイッチの他端に入力端を接続する A / D 変換部と

を設けたことを特徴とするものである。

30

【発明の効果】

【 0 0 0 9 】

本発明によれば、ピン間抵抗試験の電流を電圧測定部のアッテネータの抵抗により電圧に変換し、液晶駆動ドライバのピンを同時に測定するので、電流測定部をピンごとに設けることなく、液晶駆動ドライバのピン間抵抗試験の短縮を図ることができる。

【 0 0 1 0 】

また、請求項 2 によれば、アッテネータの 2 つの分圧抵抗を 1 つの抵抗として用い、電流を電圧に変換したので、微小電流を電圧測定部で感度よく試験することができる。

【発明を実施するための最良の形態】

【 0 0 1 1 】

以下本発明を、図面を用いて詳細に説明する。図 1 は本発明の一実施例を示した構成図である。

40

【 0 0 1 2 】

図 1 において、液晶駆動ドライバ（以下 D U T と略す）1 は、図 3 に示されるような T C P で構成され、複数ピンから多階調電圧を出力する。電圧発生部 2 は、D U T 1 の複数ピン、つまり、1 つ飛びのピンごとに電圧を与える。電圧測定部 3 は、D U T 1 の多階調電圧を出力するピンごとに設けられ、入力を抵抗分圧によるアッテネータにより減衰が行え、電圧を測定する。制御部 4 は、階調電圧試験時に、電圧発生部 2 をオフにし、電圧測定部 3 が測定した電圧値により階調電圧試験を行い、ピン間抵抗試験時に、電圧発生部 2 に電圧を与えさせ、電圧発生部 2 が電圧を与えるピンの隣接ピンに対応する電圧測定部 3 のアッテネータによる電圧を、電圧測定部 3 に測定させ、この測定結果によりピン間抵抗

50

試験の判定を行う。ピン間抵抗 R は、DUT1のピン間の抵抗成分を示す。

【0013】

次に、電圧測定部2の具体例を図2に示し説明する。

図2において、スイッチ $SW1$ 、 $SW2$ はDUTのピンに一端を電氣的に接続する。抵抗 $r1$ は、スイッチ $SW2$ の他端に一端を接続する。抵抗 $r2$ は、抵抗 $r1$ の他端に一端を接続し、他端を接地する。そして、抵抗 $r1$ 、 $r2$ はアッテネータを構成する。スイッチ $SW3$ は、スイッチ $SW1$ の他端に一端を接続する。スイッチ $SW4$ は、抵抗 $r1$ の他端に一端を接続する。A/D変換器31は、スイッチ $SW3$ 、 $SW4$ の他端に入力端を接続する。

【0014】

このような装置の動作を説明する。

まず、階調電圧試験を行う場合、制御部4がスイッチ $SW1$ 、 $SW3$ をオンし、スイッチ $SW2$ 、 $SW4$ をオフし、電圧発生部2をオフとする。そして、図示しない信号発生部からDUT1に対して信号が与えられ、DUT1が階調電圧を出力する。この階調電圧を、スイッチ $SW1$ 、 $SW3$ を介して、A/D変換器31でデジタルデータに変換し、制御部4に出力する。制御部4は、デジタルデータにより、階調電圧が期待値電圧になっているか判定し、DUT1の良否の判定を行う。なお、DUT1がソースドライバの場合は、階調電圧は0~20Vの出力範囲で、ライン経路を選択したが、ゲートドライバの場合0~40Vの出力範囲なので、抵抗 $r1$ 、 $r2$ によるアッテネータ経路が選択される。

【0015】

次に、ピン間抵抗試験の場合、制御部4がスイッチ $SW1$ ~ $SW3$ をオンし、スイッチ $SW4$ をオフする。そして、制御部4が電圧発生部2に電圧を発生させ、ピン間抵抗 R に電流が流れる。そして、スイッチ $SW2$ 、抵抗 $r1$ 、 $r2$ に電流が流れ、抵抗 $r1$ 、 $r2$ による電圧を、A/D変換器31でデジタルデータに変換し、制御部4に出力する。制御部4は、デジタルデータにより、DUT1の良否の判定を行う。

【0016】

ここで、ピン間抵抗試験の良否の判定方法について説明する。電圧発生部2が出力する電圧を " V "、ピン間抵抗 R の抵抗値 " R "、抵抗 $r1$ 、 $r2$ の抵抗値をそれぞれ " $r1$ "、" $r2$ "、ピン間抵抗 R に流れる電流を " i "、電圧測定部3が測定する電圧を " v " とする。これらの関係を式に表すと、 $V = i \cdot (R + r1 + r2)$ 、 $v = i \cdot (r1 + r2)$ となる。そして、 $v = (r1 + r2) \cdot V / (R + r1 + r2)$ となる。判定値の条件として、 R が大きければ、ピン間に電流が流れ難くなるので、 $v < (r1 + r2) \cdot V / (R + r1 + r2)$ により判定がなされる。従って、 v だけを求めることにより、DUT1の良否の判定を行うことができる。

【0017】

このように、ピン間抵抗試験の電流を電圧測定部3のアッテネータの抵抗により電圧に変換し、DUT1のピンを同時に測定するので、電流測定部をピンごとに設けることなく、DUT1のピン間抵抗試験の短縮を図ることができる。

【0018】

また、ピン間抵抗試験時に、抵抗 $r1$ 、 $r2$ を1つの抵抗として用い、電流を電圧に変換し、微小電流を感度よく、電圧測定部3で試験することができる。

【0019】

なお、本発明はこれに限定されるものではなく、DUT1と電圧発生部2との接続した状態の例を示したが、DUT1と電圧発生部2との経路上にスイッチを設け、切り離し可能に構成してもよい。

【0020】

また、電圧測定部3のアッテネータが1つの場合の例を示したが、複数あってもよい。そして、ピン間抵抗試験時に、抵抗 $r1$ 、 $r2$ を1つの抵抗として、電圧を求める構成を示したが、スイッチ $SW1$ 、 $SW3$ をオフとし、スイッチ $SW2$ 、 $SW4$ をオンとして、A/D変換器31は、抵抗 $r1$ 、 $r2$ により分圧した電圧を測定する構成でもよい。

10

20

30

40

50

【 0 0 2 1 】

また、制御部 4 は、電圧値により、ピン間抵抗試験における D U T 1 の良否の判定を行っているが、抵抗値を求めて判定を行ってもよい。

【 0 0 2 2 】

そして、階調電圧試験とピン間抵抗試験との順番は逆でもよい。

【 図面の簡単な説明 】

【 0 0 2 3 】

【 図 1 】 本発明の一実施例を示した構成図である。

【 図 2 】 電圧測定部 3 の具体的構成を示した図である。

【 図 3 】 液晶駆動ドライバの具体的構成を示した図である。

【 図 4 】 従来の I C テスタの構成を示した図である。

【 符号の説明 】

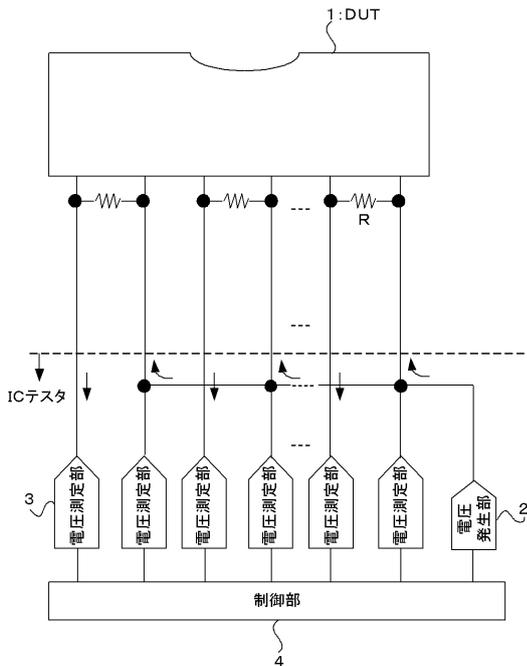
【 0 0 2 4 】

- 1 D U T
- 2 電圧発生部
- 3 電圧測定部
- SW 1 ~ SW 4 スイッチ
- r 1 , r 2 抵抗
- 3 1 A / D 変換器
- 4 制御部
- R ピン間抵抗

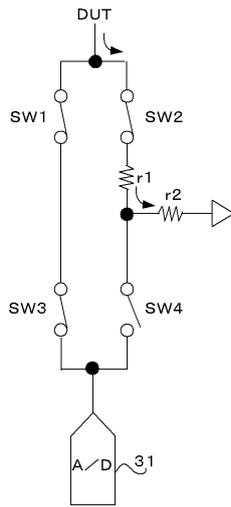
10

20

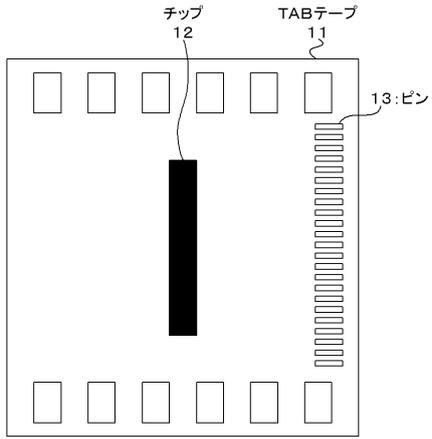
【 図 1 】



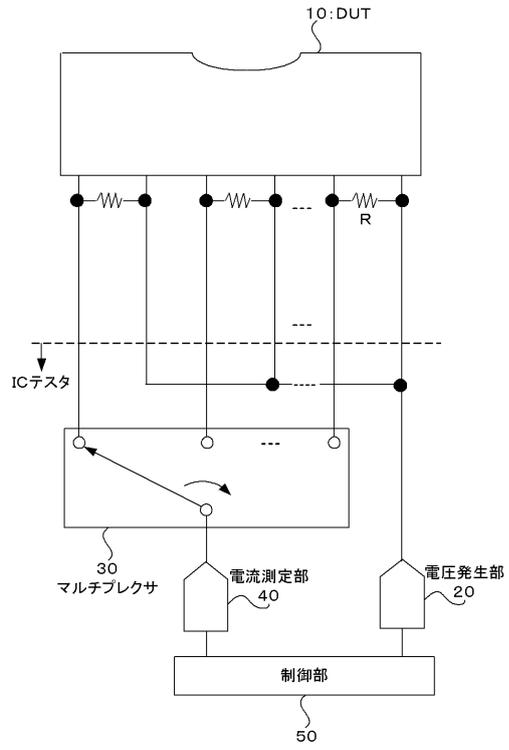
【 図 2 】



【図3】



【図4】



フロントページの続き

- (56)参考文献 特開2003-149297(JP,A)
特開2003-240807(JP,A)
実開平06-028751(JP,U)
特開昭63-071669(JP,A)
特開平05-190637(JP,A)
特開2008-256632(JP,A)

(58)調査した分野(Int.Cl., DB名)

- G01R 31/28 - 31/3193
G01R 31/02